

PAT-NO: JP02001076323A

DOCUMENT-IDENTIFIER: JP 2001076323 A

TITLE: PRODUCTION OF SPIN VALVE MAGNETO-RESISTANCE EFFECT
ELEMENT AND PRODUCTION OF THIN FILM MAGNETIC HEAD
PROVIDED WITH THE SAME

PUBN-DATE: March 23, 2001

INVENTOR-INFORMATION:

| NAME | COUNTRY |
|------------------|---------|
| SASAKI, TETSUO | N/A |
| ITO, NORIYUKI | N/A |
| TERUNUMA, KOICHI | N/A |

ASSIGNEE-INFORMATION:

| NAME | COUNTRY |
|----------|---------|
| TDK CORP | N/A |

APPL-NO: JP11251479

APPL-DATE: September 6, 1999

INT-CL (IPC): G11B005/39

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a production method of a spin valve magneto-resistance effect(SVMR) element easy to control the magnetic distortion and excellent in production stability and a production method of a thin film magnetic head provided with this SVMR element.

SOLUTION: This SVMR element comprises a non-magnetic metal thin film layer 11, first and second ferromagnetic thin film layers (a free layer 10 and a pinned layer 12) laminated by interposing the layer 11 and an antiferromagnetic thin film layer 13 laminated on the opposite surface of the layer 12 to the layer 11. The production method of this SVMR comprises laminating the layer 10 consisting of the two-layer structure of a NiFe layer 10a and a CoFe layer 10b, the layer 11, the layer 12 and the layer 13 in this order and then heat-treating the laminate so that the change of the magnetic distortion to depend on the change of the film thickness of the layer 10 a is made small.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-76323
(P2001-76323A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl.⁷
G 1 1 B 5/39

識別記号

F I
G 1 1 B 5/39

テーマコード(参考)
5 D 0 3 4

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21) 出願番号 特願平11-251479

(22) 出願日 平成11年9月6日 (1999.9.6)

(71) 出願人 000003067

ティーディーケイ株式会社
東京都中央区日本橋1丁目13番1号

(72) 発明者 佐々木 徹郎

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(72) 発明者 伊藤 範之

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(74) 代理人 100074930

弁理士 山本 恵一

最終頁に続く

(54) 【発明の名称】 スピンバルブ磁気抵抗効果素子の製造方法及び該素子を備えた薄膜磁気ヘッドの製造方法

(57) 【要約】

【課題】 磁歪の制御が容易であり、生産安定性に優れたSVMR素子の製造方法及びこのSVMR素子を備えた薄膜磁気ヘッドの製造方法を提供する。

【解決手段】 非磁性金属薄膜層と、非磁性金属薄膜層を挟んで積層された第1及び第2の強磁性薄膜層（フリー層及びピン層）と、第2の強磁性薄膜層の非磁性金属薄膜層とは反対側の面上に積層された反強磁性薄膜層とを含むSVMR素子の製造方法であって、第1の強磁性薄膜層がNiFe層とCoFe層との2層構造からなり、第1の強磁性薄膜層、非磁性金属薄膜層、第2の強磁性薄膜層及び反強磁性薄膜層を積層した後、NiFe層の膜厚変化に依存する磁歪の変化が小さくなるように熱処理を行う。



【特許請求の範囲】

【請求項1】 非磁性金属薄膜層と、該非磁性金属薄膜層を挟んで積層された第1及び第2の強磁性薄膜層と、該第2の強磁性薄膜層の前記非磁性金属薄膜層とは反対側の面上に積層された反強磁性薄膜層とを含むスピナル磁気抵抗効果素子の製造方法であって、前記第1の強磁性薄膜層がNiFe層とCoFe層との2層構造からなり、前記第1の強磁性薄膜層、前記非磁性金属薄膜層、前記第2の強磁性薄膜層及び前記反強磁性薄膜層を積層した後、前記NiFe層の膜厚変化に依存する磁歪の変化が小さくなるように熱処理を行うことを特徴とするスピナル磁気抵抗効果素子の製造方法。

【請求項2】 前記CoFe層の層厚が、1.2～4.3nmであることを特徴とする請求項1に記載の製造方法。

【請求項3】 前記NiFe層の層厚が、2nm以上であることを特徴とする請求項1又は2に記載の製造方法。

【請求項4】 前記NiFe層におけるNiの組成が、81～83at%であることを特徴とする請求項1から3のいずれか1項に記載の製造方法。

【請求項5】 前記CoFe層におけるFeの組成が、5～17at%であることを特徴とする請求項1から4のいずれか1項に記載の製造方法。

【請求項6】 前記NiFe層におけるNiの組成が81～83at%であり、前記CoFe層の層厚が1.2～4.3nmであることを特徴とする請求項1に記載の製造方法。

【請求項7】 前記熱処理が、200℃以上の温度で行われることを特徴とする請求項1から6のいずれか1項に記載の製造方法。

【請求項8】 請求項1から7のいずれか1項に記載の製造方法によりスピナル磁気抵抗効果素子を製造することを特徴とする薄膜磁気ヘッドの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ハードディスク装置(HDD)に用いられる、巨大磁気抵抗効果(GMR)を利用したスピナル磁気抵抗効果(SVMR)素子の製造方法及びこのSVMR素子を備えた薄膜磁気ヘッドの製造方法に関する。

【0002】

【従来の技術】近年、HDDの高密度化に伴って高感度及び高出力の磁気ヘッドが要求されており、このような要求に答えるものとして、GMRを呈する素子の1つであるSVMR素子を備えた薄膜磁気ヘッドが実際に量産されている。スピナルは、2つの強磁性層を非磁性金属層で磁気的に分離してサンドイッチ構造とし、その一方の強磁性層に反強磁性層を積層することによってその界面で生じる交換バイアス磁界をこの一方の強磁性層

(ピンニングされる層、ピンド(pinned)層と称する)に印加するようにしたものである。交換バイアス磁界を受けるピンド層と受けない他方の強磁性層(フリー(free)層と称する)とでは磁化反転する磁界が異なるので、非磁性金属層を挟むこれら2つの強磁性層の磁化の向きが平行、反平行と変化し、これにより電気抵抗率が大きく変化するのでGMRが得られる。

【0003】SVMR素子においては、フリー層の磁歪定数 λ が正の側に大きくなると再生出力波形の対称性がくずれてアシンメトリが悪化し、また、磁歪定数 λ の絶対値が大きくなればなるほどフリー層に磁壁が生じてバルクハウゼンノイズが大きくなるのでこの磁歪定数 λ を $-1.0 \times 10^{-6} \sim +1.0 \times 10^{-6}$ の範囲内に収めることが望ましいことが知られている(特開平11-97763号公報)。さらに、磁歪定数 λ が負の側に大きな値となると、フリー層のHkが大きくなってSVMR素子の出力が低下してしまう。

【0004】この特開平11-97763号公報の公知技術では、磁歪定数 λ を $-1.0 \times 10^{-6} \sim 0.0$ の範囲とするため、NiFeの単層からなるフリー層のNi組成を81.5～83.0wt%としている。

【0005】一方、特開平11-96516号公報には、SVMR素子のピンド層の磁化方向を制御する技術が開示されており、その際にフリー層をNiFe層とCoFeB層との2層構造とすることが記載されている。

【0006】

【発明が解決しようとする課題】しかしながら、上述した特開平11-97763号公報及び特開平11-96516号公報に記載された公知技術によると、フリー層におけるNiFe層の層厚の変化に依存して磁歪が変化してしまうという問題が生じる。即ち、NiFe層が薄くなると磁歪が正の方向に大きくなってしまいうので磁歪の制御が困難となり、SVMR素子の生産安定性を大きく損なうこととなる。

【0007】従って本発明の目的は、磁歪の制御が容易であり、生産安定性に優れたSVMR素子の製造方法及びこのSVMR素子を備えた薄膜磁気ヘッドの製造方法を提供することにある。

【0008】

【課題を解決するための手段】本発明によれば、非磁性金属薄膜層と、非磁性金属薄膜層を挟んで積層された第1及び第2の強磁性薄膜層(フリー層及びピンド層)と、第2の強磁性薄膜層の非磁性金属薄膜層とは反対側の面上に積層された反強磁性薄膜層とを含むSVMR素子の製造方法であって、第1の強磁性薄膜層がNiFe層とCoFe層との2層構造からなり、第1の強磁性薄膜層、非磁性金属薄膜層、第2の強磁性薄膜層及び反強磁性薄膜層を積層した後、NiFe層の膜厚変化に依存する磁歪の変化が小さくなるように熱処理を行うSVMR素子の製造方法及びこの製造方法を用いてSVMR素

子を製造する薄膜磁気ヘッドの製造方法が提供される。

【0009】フリー層をNiFe層とCoFe層との2層構造とし、かつ、NiFe層の膜厚変化に依存する磁歪の変化が小さくなるように熱処理を行うことにより、磁歪の制御が容易であり、生産安定性が非常に優れた製造を行うことができる。

【0010】CoFe層の層厚が、1.2～4.3nmであることが好ましい。

【0011】NiFe層の層厚が、2nm以上であることも好ましい。

【0012】NiFe層におけるNiの組成が、81～83at%であることが好ましい。

【0013】CoFe層におけるFeの組成が、5～17at%であることも好ましい。

【0014】記熱処理が、200℃以上の温度で行われることも好ましい。

【0015】

【発明の実施の形態】図1は、本発明の一実施形態として製造されるSVMR素子のSVMR積層構造を示す断面図である。

【0016】同図において、10及び12は2つの強磁性薄膜層（フリー層及びピン層）であり、これらフリー層10及びピン層12は非磁性金属薄膜層11で磁気的に分離してサンドイッチ構造とされている。ピン層12上には反強磁性薄膜層13が積層されており、その界面で生じる交換バイアス磁界がこのピン層12に印加されてピンニングされる。フリー層10には交換バイアス磁界が印加されず、その磁化方向は磁気ディスクからの漏洩磁界によって変化するように構成されている。

【0017】本実施形態では、特に、フリー層10がNiFe層10aとCoFe層10bとの2層構造となっている。

【0018】次に本実施形態の製造方法について具体的に説明する。図2は、本実施形態におけるフリー層の形成工程を含むSVMR構造の成膜工程とその後の熱処理工程とを主に示すフローチャートである。

【0019】まず、ウエハ上にシールド層、シールドギャップ層及びSVMR素子の下地層を形成した後に、SVMR構造の成膜を行う（ステップS1）。この成膜は、図1に示すように、NiFe層10aとCoFe層10bとの2層構造のフリー層10、非磁性金属薄膜層11、ピン層12及び反強磁性薄膜層13を順次積層するものである。

【0020】NiFe層10aとしては、後述するごとく、層厚が2nm以上であり、Niの組成が81～83at%であることが望ましい。また、CoFe層10b

としては、層厚が1.2～4.3nmであり、Feの組成が、5～17at%であることが望ましい。

【0021】次いで、熱処理を行ってNiFe層10aの層厚変化に依存するフリー層10の磁歪の変化が小さくなるようにする（ステップS2）。具体的には、200℃以上、好ましくは約250℃、を約5時間保ち、約5時間かけて室温に降温させる処理を行う。

【0022】次いで、ドライエッチング等によってSVMR構造のパターニングを行い（ステップS3）、その後、磁区制御膜及びリード導体等を形成する（ステップS4）。

【0023】以後の工程は、薄膜磁気ヘッドの一般的な製造工程とほぼ同様である。

【0024】本実施形態のように、成膜後に熱処理を行うことにより、フリー層10の磁歪定数 λ がNiFe層10aの層厚に依存して変化すること最小限に抑えることが可能となる。

【0025】一般に、図3に示すように、磁歪定数 λ が負の側に大きな値となればなるほどフリー層10のHkが大きくなり、また、図4に示すように、SVMR素子の出力が低下する。しかしながら、本実施形態によれば、磁歪定数 λ を所定範囲、例えば -1.0×10^{-6} ～ $+1.0 \times 10^{-6}$ の範囲内に容易に制御可能であるため、生産安定性が非常に優れている。

【0026】なお、以上述べた実施形態では、基板側からNiFe層10aとCoFe層10bとの2層構造のフリー層10、非磁性金属薄膜層11、ピン層12及び反強磁性薄膜層13を順次積層しているが、この逆の順序で積層した場合にも本発明が適用されることは明らかである。

【0027】以下、サンプルを用いた実験結果から、望ましいフリー層の構成及び望ましい熱処理条件について説明する。

【0028】図5及び図6は、フリー層10が本実施形態のごとくNiFe層10aとCoFe層10bとの2層構造である場合に、CoFe層10bの層厚を変えたサンプル1～5について、NiFe層10aの層厚（膜厚）に対する磁歪定数 λ の特性図である。ただし、図5は成膜後の熱処理を行わない場合、図6は本実施形態のごとき熱処理を成膜後に行った場合である。

【0029】サンプル1～5は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表1に示すごとく層構造を成膜したものであり、熱処理は、無磁場で約250℃を約5時間保ち、約5時間かけて室温に降温させることにより行った。

【0030】

【表1】

| | NiFe層の Ni組成 (at%) | CoFe層の Fe組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|-------|-------------------------|-------------------------|----------------------------|
| サンプル1 | 82 | 10 | Ta(5)/NiFe/CoFe(1.0)/Cu(5) |
| サンプル2 | 82 | 10 | Ta(5)/NiFe/CoFe(1.3)/Cu(5) |
| サンプル3 | 82 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル4 | 82 | 10 | Ta(5)/NiFe/CoFe(4.0)/Cu(5) |
| サンプル5 | 82 | 10 | Ta(5)/NiFe/CoFe(5.0)/Cu(5) |

【0031】図5及び図6を比較すれば明らかなように、成膜後に熱処理を行うことにより、フリー層の磁歪がNiFe層の層厚に依存する程度が大幅に小さくなっている。特に、サンプル3、4及び5（CoFe層の層厚がそれぞれ1.3nm、2.0nm及び4.0nm）については、NiFe層の層厚が2.0nmまで磁歪定数λが $-1.0 \times 10^{-6} \sim +1.0 \times 10^{-6}$ の範囲内に収まっている。

【0032】図7は、フリー層10が本実施形態のごとくNiFe層10aとCoFe層10bとの2層構造で*

*ある場合に、NiFe層10aの層厚を2.0nmと一定にしたサンプル6について、CoFe層10bの層厚に対する磁歪定数λの特性図である。このサンプル6は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表2に示すごとき層構造を成膜したものであり、熱処理は、無磁場中で約250℃を約5時間保ち、約5時間かけて室温に降温させることにより行っている。

【0033】

【表2】

| | NiFe層の Ni組成 (at%) | CoFe層の Fe組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|-------|-------------------------|-------------------------|----------------------------|
| サンプル6 | 82 | 10 | Ta(5)/NiFe(2.0)/CoFe/Cu(5) |

【0034】図7から、CoFe層10bの層厚を、1.2～4.3nmとすれば、磁歪定数λが $-1.0 \times 10^{-6} \sim +1.0 \times 10^{-6}$ の範囲内に収まることが分かり、従って、CoFe層10bの層厚はこの範囲に設定することが望ましい。

【0035】フリー層10は、NiFe層10aとCoFe層10bとの2層構造とすることが必須である。フリー層を他の2層構造、例えばNiFe層とCo層との2層構造、又はNiFe層とCoFeB層との2層構造としても、拡散モードが異なるので本発明のような効果は得られない。

【0036】図8及び図9は、フリー層がNiFe層と※

※Co層との2層構造である場合に、CoFe層の層厚を変えたサンプル7～9について、NiFe層の層厚に対する磁歪定数λの特性図である。ただし、図8は成膜後の熱処理を行わない場合、図9は熱処理を成膜後に行った場合である。

【0037】サンプル7～9は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表3に示すごとき層構造を成膜したものであり、熱処理は、無磁場中で約250℃を約5時間保ち、約5時間かけて室温に降温させることにより行った。

【0038】

【表3】

| | NiFe層の Ni組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|-------|-------------------------|--------------------------|
| サンプル7 | 82 | Ta(5)/NiFe/Co(1.0)/Cu(5) |
| サンプル8 | 82 | Ta(5)/NiFe/Co(2.0)/Cu(5) |
| サンプル9 | 82 | Ta(5)/NiFe/Co(3.0)/Cu(5) |

【0039】図8及び図9、並びに図6を比較すれば明らかなように、フリー層をNiFe層とCo層との2層構造とした場合には、成膜後に熱処理を行っても、磁歪のNiFe層の層厚依存性はほとんど変化しない。従って、このような構成では、本発明の効果をj得ることができない。

【0040】次に、成膜後の熱処理における望ましい温度範囲について説明する。図10は、フリー層10が本実施形態のごとくNiFe層10aとCoFe層10bとの2層構造である場合に、CoFe層10bの層厚を2.0nmと一定にしたサンプル10について、熱処理★

★温度を変えた際のNiFe層10aの層厚（膜厚）に対する磁歪定数λの特性図である。

【0041】サンプル10は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表4に示すごとき層構造を成膜したものであり、熱処理は、無磁場中で約180℃、約200℃、約250℃、約280℃及び約320℃をそれぞれ約5時間保ち、約5時間かけて室温に降温させることにより行った。

【0042】

【表4】

7

8

| | NiFe層の Ni組成 (at%) | CoFe層の Fe組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|--------|-------------------------|-------------------------|----------------------------|
| サンプル10 | 82 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |

【0043】図10から明らかなように、成膜後の熱処理温度を200℃以上とすることにより、NiFe層の層厚が2.0nmまで磁歪定数入が -1.0×10^{-6} ～ $+1.0 \times 10^{-6}$ の範囲内に収まっている。従って、成膜後の熱処理温度は、200℃以上とすることが望ましい。

【0044】図11は、フリー層10が本実施形態のごとくNiFe層10aとCoFe層10bとの2層構造である場合に、NiFe層10aにおけるNi組成を変*

*えたサンプル11～15について、NiFe層10aの層厚に対する磁歪定数入の特性図である。

【0045】サンプル11～15は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表5に示すとき層構造を成膜したものであり、熱処理は、無磁場で約250℃を約5時間保ち、約5時間かけて室温に降温させることにより行った。

【0046】

【表5】

| | NiFe層の Ni組成 (at%) | CoFe層の Fe組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|--------|-------------------------|-------------------------|----------------------------|
| サンプル11 | 80 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル12 | 81 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル13 | 82 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル14 | 83 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル15 | 84 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |

【0047】図11から明らかなように、NiFe層10aにおけるNi組成を81～83at%とすることにより、NiFe層の層厚が2.0nmまで磁歪定数入が -1.0×10^{-6} ～ $+1.0 \times 10^{-6}$ の範囲内に収まっている。従って、NiFe層10aにおけるNi組成を81～83at%とすることが望ましい。

【0048】図12は、フリー層10が本実施形態のごとくNiFe層10aとCoFe層10bとの2層構造である場合に、CoFe層10bにおけるFe組成を変※

※えたサンプル16～20について、NiFe層10aの層厚に対する磁歪定数入の特性図である。

【0049】サンプル16～20は、厚さ0.4mmの熱酸化膜付きのシリコンウエハ基板上に、表6に示すとき層構造を成膜したものであり、熱処理は、無磁場で約250℃を約5時間保ち、約5時間かけて室温に降温させることにより行った。

【0050】

【表6】

| | NiFe層の Ni組成 (at%) | CoFe層の Fe組成 (at%) | 層 構 成 () 内は層厚、単位はnm |
|--------|-------------------------|-------------------------|----------------------------|
| サンプル16 | 82 | 3 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル17 | 82 | 5 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル18 | 82 | 10 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル19 | 82 | 17 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |
| サンプル20 | 82 | 20 | Ta(5)/NiFe/CoFe(2.0)/Cu(5) |

【0051】図12から明らかなように、CoFe層10bにおけるFe組成を5～17at%とすることにより、NiFe層の層厚が2.0nmまで磁歪定数入が -1.0×10^{-6} ～ $+1.0 \times 10^{-6}$ の範囲内に収まっている。従って、CoFe層10bにおけるFe組成を5～17at%とすることが望ましい。

【0052】以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。

【0053】

【発明の効果】以上詳細に説明したように本発明によれば、フリー層をNiFe層とCoFe層との2層構造とし、かつ、NiFe層の膜厚変化に依存する磁歪の変化が小さくなるように熱処理を行うことにより、磁歪の制

★御が容易であり、生産安定性が非常に優れた製造を行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施形態として製造されるSVMR素子のSVMR積層構造を示す断面図である。

40 【図2】図1の実施形態におけるフリー層の形成工程を含むSVMR構造の成膜工程とその後の熱処理工程とを主に示すフローチャートである。

【図3】磁歪定数入に対するフリー層のHkの特性図である。

【図4】磁歪定数入に対するSVMR素子の出力の特性図である。

【図5】CoFe層の層厚を変えたサンプルについて、成膜後の熱処理を行わない場合の、NiFe層の層厚に対する磁歪定数入の特性図である。

【図6】CoFe層の層厚を変えたサンプルについて、

成膜後に熱処理を行った場合の、NiFe層の層厚に対する磁歪定数 λ の特性図である。

【図7】NiFe層の層厚を一定にしたサンプルについて、CoFe層の層厚に対する磁歪定数 λ の特性図である。

【図8】Co層の層厚を変えたサンプルについて、成膜後の熱処理を行わない場合の、NiFe層の層厚に対する磁歪定数 λ の特性図である。

【図9】Co層の層厚を変えたサンプルについて、成膜後に熱処理を行った場合の、NiFe層の層厚に対する

【図10】CoFe層の層厚を一定にしたサンプルについて、熱処理温度を変えた際のNiFe層の層厚に対す

る磁歪定数 λ の特性図である。

【図11】NiFe層におけるNi組成を変えたサンプルについて、NiFe層の層厚に対する磁歪定数 λ の特性図である。

【図12】CoFe層におけるFe組成を変えたサンプルについて、NiFe層の層厚に対する磁歪定数 λ の特性図である。

【符号の説明】

10、12 強磁性薄膜層

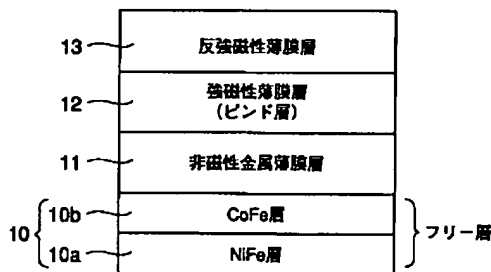
10a NiFe層

10b CoFe層

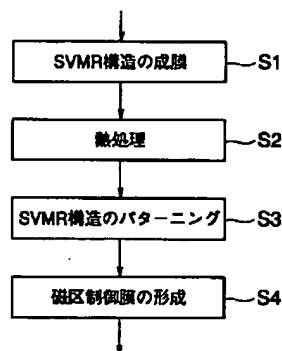
11 非磁性金属薄膜層

13 反強磁性薄膜層

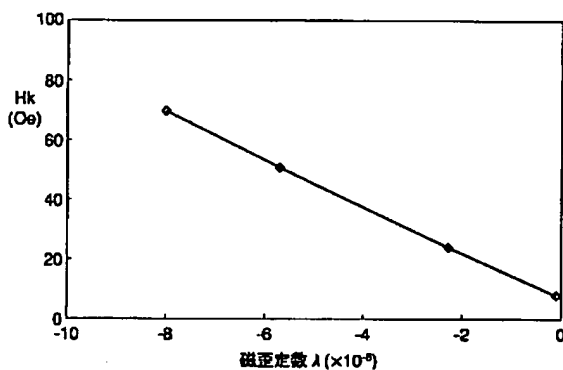
【図1】



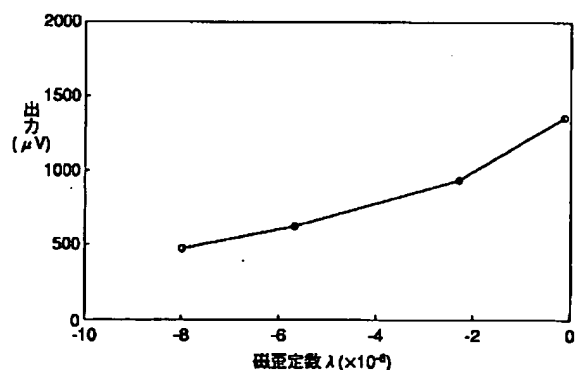
【図2】



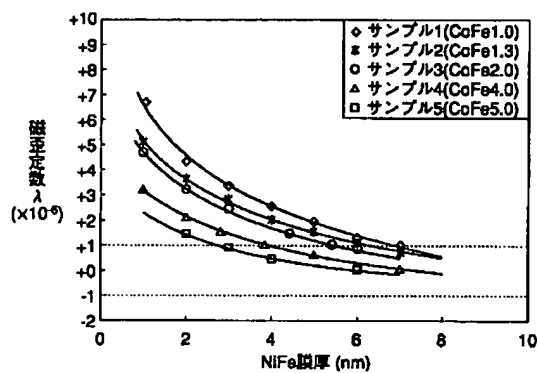
【図3】



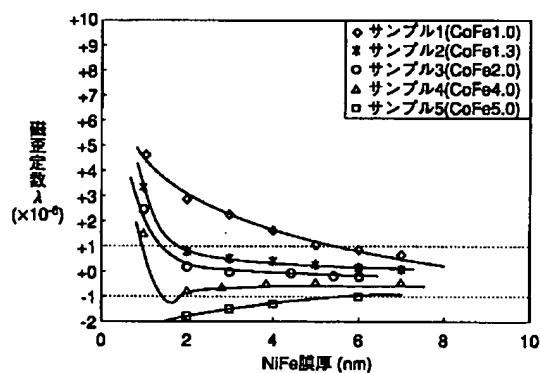
【図4】



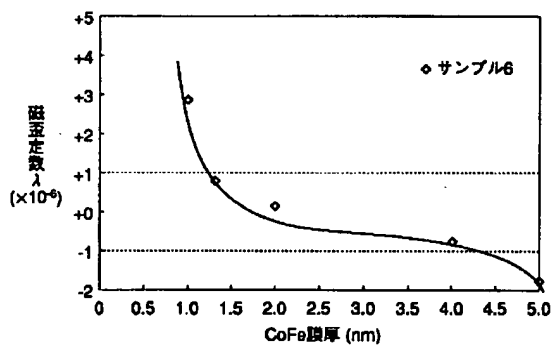
【図5】



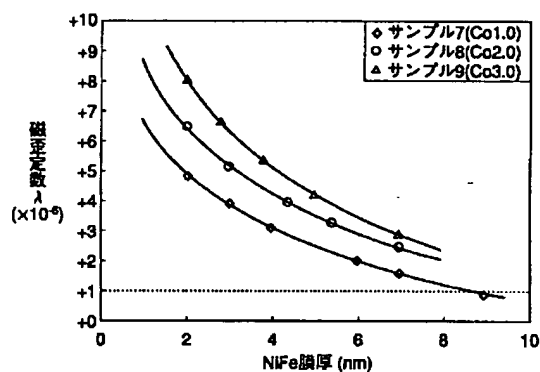
【図6】



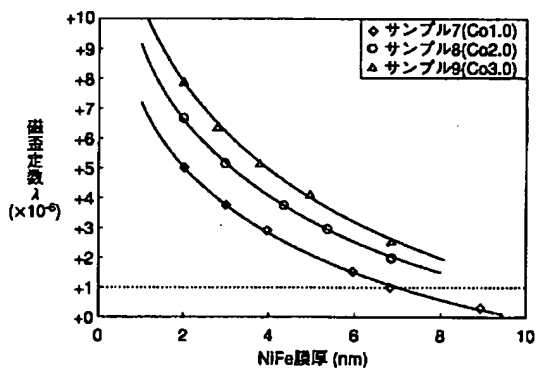
【図7】



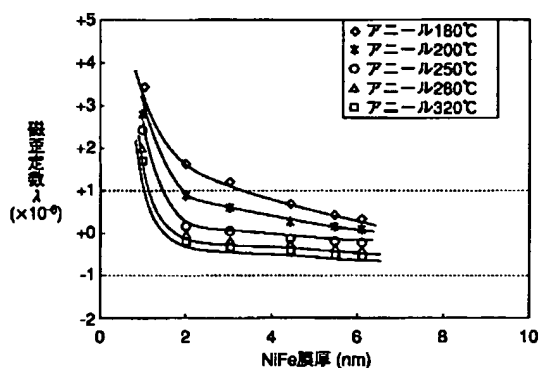
【図8】



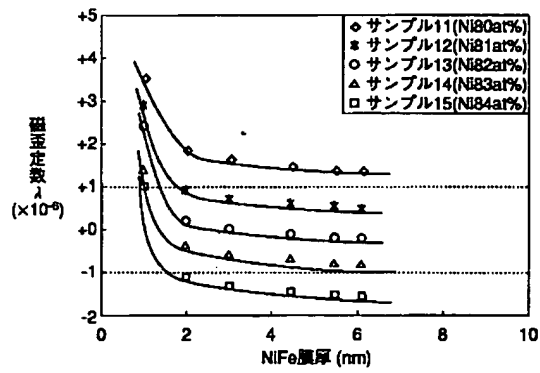
【図9】



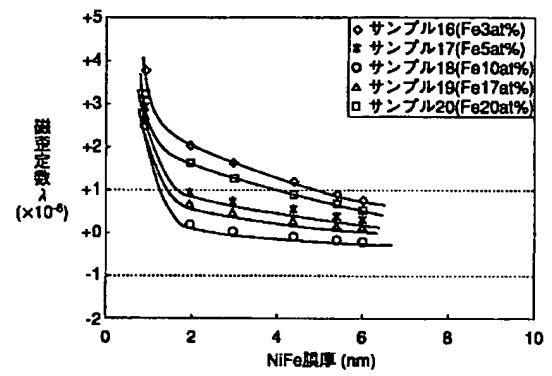
【図10】



【図11】



【図12】



フロントページの続き

(72)発明者 照沼 幸一
東京都中央区日本橋一丁目13番1号ティー
ディーケー株式会社内

Fターム(参考) 5D034 BA04 BA21 DA07